

(2) Japanese Patent Application Laid-Open No. 9-162281 (1997)

"FLATTENING MULTILAYER WIRING AND MANUFACTURING METHOD THEREOF"

The following is English translation of an extract from the above-identified document relevant to the present application.

A titanium layer needs to be configured so thickly that in order the titanium layer to be the opening surface of the bottom of a via hole when forming an aluminum plug, the margin of overetching, at etching of an interlayer insulating film when a via hole is open and at cleaning before aluminum plug is formed, is broad enough to stop at the titanium layer. When the bottom surface of a via hole is titanium nitride, it is often observed that contamination such as oxygen is mixed into the titanium nitride during the process, this oxygen forms a very thin insulating layer at the phase boundary of the aluminum plug formed thereon, and characteristics of the via contact are reduced. Therefore, the etching of the interlayer insulating film for opening a via hole is performed with the condition of adequately high selected ratio of etching the titanium nitride, in such a way that the titanium nitride on the top layer of the upper barrier metal layer 4 is hardly etched, and afterwards the titanium nitride on the top layer is removed by etching and the titanium is exposed. (Fig. 1 (b))

Whereas the etching of titanium nitride can be performed following the etching of via opening in the same etching device, it can be included in the precleaning for aluminum selective growth, so that removal of titanium nitride by etching, cleaning of titanium, and aluminum selective growth are performed by ultra-high vacuum process within the CVD device. Etching and cleaning here are achieved by reactive ion etching in the mixed gas of chlorine or boron trichloride and argon and argon gas. Afterwards as aluminum selective growth is performed and a via hole 6 is

embedded with an aluminum via plug 8, it is important that the aluminum 8 is deposited to knockout even from the deepest via hole so that via holes with different depth are filled in without fail. (See Fig. 1 (c)) For aluminum selective growth, general method can be applied with already known gases such as tri-isobutyl aluminum and dimethyl aluminum hydride.

Subsequently the aluminum via plug 8 that knockouts from the opening surface of the via hole 6 is removed and flattened by polishing as shown in Fig. 1 (d), and aluminum via plug 9 with flattened surface is formed. As a term for this polishing, an abrasive designed for aluminum can be used, but an abrasive and polishing device that are generally used for insulating film can be applied. In this case, since the polishing film of the insulating film 7 except for the aluminum via plug 9 is thin, it is easier to control when the polishing speed of the insulating film 7 is reduced to about 10 – 50 nm/minute. To reduce the polishing speed, a small ingenuity such as reducing the pressure put upon the semiconductor substrate 1 would be enough.

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平9-162281

(43)公開日 平成9年(1997)6月20日

(51)Int.Cl.⁸
H01L 21/768
21/3205

識別記号

F I
H01L 21/90
21/88
21/90

A
N
R
B

審査請求 未請求 請求項の数 4 O.L. (全7頁)

(21)出願番号 特願平7-315191

(22)出願日 平成7年(1995)12月4日

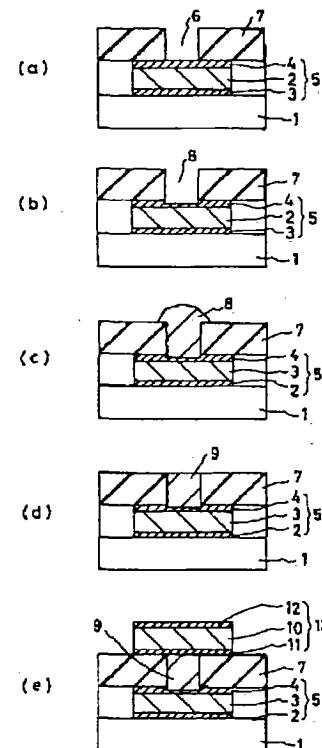
(71)出願人 000004226
日本電信電話株式会社
東京都新宿区西新宿三丁目19番2号
(72)発明者 天沢 敬生
東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内
(72)発明者 山本 栄一
東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内
(72)発明者 有田 瞳信
東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内
(74)代理人 弁理士 山川 政樹

(54)【発明の名称】平坦化多層配線およびその製造方法

(57)【要約】

【課題】 微細なホール接続において十分に小さなプラグ抵抗および高い信頼性が得られ、また、深さの異なるコンタクト、ピアホールの埋め込みおよび選択性劣化などを一挙に解決する。

【解決手段】 絶縁性基板1上には、アルミニウム合金層2の下部、上部をバリアメタル層3、4で挟まれて構成された積層系の下層配線パターン5が形成され、この下層配線パターン5上を覆って開口状のピアホール6を有する層間絶縁膜7が堆積され、このピアホール6には表面が平坦化されたアルミニウムプラグ9が形成され、このアルミニウムプラグ9上にはアルミニウム合金層10の下部、上部をバリアメタル層11、12で挟まれて構成された積層系の上層配線パターン13が形成されている。



【特許請求の範囲】

【請求項1】 上部および下部の少なくとも一方がバリアメタル層に接し、かつ側壁部にはバリアメタル層を有しない平坦化されたアルミニウムプラグまたはアルミニウム合金プラグを有することを特徴とする平坦化多層配線。

【請求項2】 請求項1において、前記バリアメタル層が少なくともチタン層と窒化チタン層とを含むことを特徴とする平坦化多層配線。

【請求項3】 コンタクトホールまたはピアホールを有する基板上にアルミニウムまたはアルミニウム合金をホール表面よりも突出するように選択成長する工程と、前記突出したアルミニウムまたはアルミニウム合金プラグを研磨して基板表面とほぼ同レベルにまで平坦化する工程と、

前記基板全面の汚染層をポストクリーニングする工程と、

前記基板上に少なくとも下部にバリアメタル層を有する積層金属からなる上層配線パターンを形成する工程と、を含むことを特徴とする平坦化多層配線の製造方法。

【請求項4】 請求項3において、前記ポストクリーニングとして塩素系ガスを含む反応性イオンエッ칭用いることを特徴とする平坦化多層配線の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置に適用される平坦化多層配線およびその製造方法に係わり、特にアルミニウムの選択成長を用いて微細なコンタクトおよびピアホールを埋め込み、平滑で高歩留まり、高信頼性が得られる多層配線を形成する平坦化多層配線およびその製造方法に関するものである。

【0002】

【従来の技術】上下配線層間のコンタクト／ピアホールを金属で埋め込んで接続する技術として、多くの検討がなされている。現在、最も広く用いられている技術としては、タンクステンをプランケットCVD法によりホール部も含めて基板全面に堆積した後、反応性イオンエッ칭法によりエッチバックしてホール内にのみタンクステンを残す方法である。この他にタンクステンの選択CVD法によりホール内にのみタンクステンを成長させる方法、高温に加熱して流動させながら、アルミニウム合金をスパッタ堆積してホール内を埋め込むフロースパッタ法、スパッタ堆積後に高温または高圧でホールを埋め込む法、アルミニウムや銅のプランケットCVD法や選択CVD法などによる方法がある。

【0003】アルミニウムの選択成長法に関しては、特願昭61-175251号でその基本概念が開示されているようにアルミニウムの有機化合物を含む気体を加熱された基板上に導入し、基板の導電性材料上にのみアルミニウムを堆積するものである。アルミニウムの選択成

長を用いれば、0.1μm径レベル以下の微細なホールに対しても確実な埋め込みが可能となる。

【0004】

【発明が解決しようとする課題】将来、半導体装置の高速大容量化を実現するためには、コンタクト／ピアホールの微細化が必須となる。しかしながら、微細化とともにコンタクト／ピアプラグの急激な抵抗増大およびエレクトロマイグレーション耐性などの信頼性低下が重大な問題となることが予測されている。当然のことながら、微細なホールを確実に埋め込むこと自体も、より一層厳しくなってくる。このような全ての要求を満足するプラグ技術は、現在のところ全く無いといってよい。

【0005】タンクステンプラグを用いるものは、1/4μm径以下になると、プラグ抵抗が大幅に増大して半導体装置の高速化を妨げることとなり、不適当である。プランケットCVD法やスパッタ堆積法を利用する技術は、全てシード層や接着層と呼ばれる高融点金属薄膜を全面に堆積してからプラグ埋め込み金属を堆積するプロセスをとる。このため、ホール側壁に数10nm以上の高抵抗層が存在することになり、微細ホールでは、大きな抵抗増大をもたらすほか、側壁からの膜成長によってホール内にボイドと呼ばれる穴が発生して歩留まりが得られなくなる。

【0006】銅を用いる場合にも、ホール側壁に銅の拡散を防ぐための高融点金属バリア層が必要となる。以上の事情から、将来のプラグ技術の候補としては、低抵抗のアルミニウムを用い、かつ微細ホールでもボイドの発生の無い、アルミニウムの選択成長技術が最も有力となる。

【0007】しかしながら、従来のアルミニウム選択成長技術の場合、いくつかの大きな問題があった。第1の問題は、コンタクト／ピアホールの深さが場所に異なっている場合、全てのホールを1回の選択成長で丁度良いレベルに埋め込むことができなかった。より深いホールに合わせて選択成長すると、浅いホールでは突出し、逆に深いホールに合わせると、深いホールは埋まりきらない凹状となってしまう。

【0008】第2の問題は、例えホールの深さが一定であつたとしても、選択成長したアルミニウム膜自体は結晶性を有しており、様々な角度のファセットが形成されることから、ホール表面に対してある程度の凹凸が形成されてしまい、確実に平坦化することは困難であった。また、この凹凸のために上層配線の被覆性が低下して十分な信頼性が得られないという問題があった。

【0009】前述した第1の問題および第2の問題は、多層配線を構成する場合のコンタクト／ピア上に上層のピアホールが重なって位置するような直上ピア構造を実現するうえでも重大な障害となる。下層のコンタクト／ピアプラグに凹凸がある場合、その上のピアホール開口工程において十分な開口ができなかったり、ホール底部

に傾斜が発生するために歩留まりや信頼性が低下することになってしまう。

【0010】従来の半導体装置では、このような直上ピア構成は避けるような設計を行っていたが、今後の高密度、高集積化に対応するためには必須の構成と考えられ、ピアプラグの確実な平坦化が重要となる。

【0011】また、従来の選択成長の第3の問題は、選択成長固有の問題としての選択性劣化の現象である。ホールが深い場合や基板表面が汚染されている場合などでは、ホール以外の本来成長しない部分にもアルミニウムの核が発生していわゆる選択破れが生じことがある。この上にスパッタ法などを用いて全面に金属膜を堆積し、パターニングして配線を構成する場合に選択破れがあると、その部分が凸状になり、線間リークや層間リークの原因となるばかりでなく、配線の信頼性の劣化を引き起こすことになる。

【0012】アルミニウム選択成長を微細プラグに適用するための第4の問題として高電流密度に対するエレクトロマイグレーション耐性の強化がある。エレクトロマイグレーション現象の生じ易い低融点のアルミニウムプラグにとって微細径への大電流通電は極めて厳しいものとなる。特に発明者らの最近の検討の結果、アルミニウムプラグとそれを上層、下層の配線が全てアルミニウムまたはその合金からなる構成においては、プラグを貫いて下層配線から上層配線に至る結晶粒界が発生する場合があることが明かとなった。この1つの原因としてピアホール底部に下層配線の結晶粒界が存在した場合にその上に堆積されたピアプラグがその結晶粒界を引き継ぎ、さらにその上の上層配線にも延びることが考えられる。

【0013】従来は、アルミニウムプラグは単結晶であり、エレクトロマイグレーション耐性の十分に高いものと考えられていたが、このような結晶粒界が存在すると、粒界を通したマイグレーションパスが形成されたことになり、これを断ち切ってエレクトロマイグレーション耐性をより強くする必要がでてくる。

【0014】したがって本発明は、前述した従来の課題を解決するためになされたものであり、その目的は、微細なホール接続において十分に小さなプラグ抵抗および高い信頼性が得られる平坦化多層配線およびその製造方法を提供することにある。また、本発明の他の発明は、深さの異なるコンタクト／ピアホールの埋め込みおよび選択性劣化などを一挙に解決することができる平坦化多層配線およびその製造方法を提供することにある。

【0015】

【課題を解決するための手段】このような目的を達成するために本発明による平坦化多層配線は、あらゆる深さの接続ホールに対して上面で平滑となるようなアルミニウムプラグを用い、かつ上部および下部の少なくとも一方にバリアメタル層を有する構造を用いる。このとき、プラグの側壁部にはプラグの抵抗を高めるような高融点

材料を置かない構造とすることにより、微細ホールに対して低抵抗かつ高信頼性のプラグ接続を実現することができる。特にバリア層の構造や厚さを適当に変えることによって通常のアルミニウム合金のみでは達成できない極めて高いエレクトロマイグレーション耐性を得ることが可能となる。

【0016】また、本発明による平坦化多層配線の製造方法は、アルミニウムの選択成長と研磨技術とを組み合わせて用いる。すなわち、最も深いコンタクト／ピアホールが確実に埋め込まれる程度にまで十分にアルミニウムを選択成長し、次いで研磨を用いて基板から突出した部分を除去、平坦化する。研磨した基板の表面は、研磨剤や削られた絶縁膜などで汚染されており、特にアルミニウムは軟らかい金属であるために表面から少なくとも10nm以上の深さまで絶縁性の物質が侵入していることから、研磨した後の表面汚染層の清浄化が必須となる。研磨後の基板表面には、シリコン酸化膜などの絶縁性の材料とアルミニウムとが露出しているが、両者を同程度の厚さだけ、しかも汚染が混入しないように除去する方法として本発明では、塩素や三塩化硼素などの塩素系のガスと不活性ガスとの混合ガスによる反応性イオンエッティング法が特に有効であった。これにより、アルミニウムとシリコン酸化膜とのエッティング速度差を小さく抑えることができ、平坦化したコンタクト／ピアプラグ部分に再び段差を発生させることなく、汚染層を除去することが可能となった。

【0017】プラグ上部または下部へのバリアメタル層形成に関しては、通常のスパッタ法を用いた積層金属堆積により行う。下層、上層配線のいずれに対しても、バリアメタルで挟んだアルミニウム合金の積層金属膜を堆積すれば、自動的にプラグにもバリア層が形成されることになる。ただし、プラグ上部が研磨などによって十分に平坦化されていない場合にはバリア層が有効に作用しなくなり、本構造が実現できなくなる。

【0018】一方、前述した構造を実現するために選択成長ではなく、プランケットCVD法やスパッタ法などを用いて基板全面にアルミニウムを堆積し、しかる後に研磨を行ってホール内にのみアルミニウムを埋め込む方法に考えられる。しかしながら、このような方法では、シード層や接着層としての高融点金属層を用いないで全面堆積すると、ボイドが発生して実際上、良好な埋め込みが不可能となる。逆にシード層などを用いた場合には、プラグ側壁に高抵抗層が形成されて本発明の低抵抗プラグ構造ができなくなる。また、仮にボイド無く埋め込みが可能であったとしても、全面に堆積されたアルミニウムを研磨するうえで、均一性や厚いアルミニウムの終点判定、研磨材料の消耗など再現性、均一性の観点から多くの困難がある。これに対し、選択成長後に研磨する方法では、広い絶縁膜のごく一部に突出したアルミニウムのみを研磨すればよく、研磨されるアルミニウム量

は桁違いに少なく、実際に、アルミニウムの研磨というよりは、一般に広く用いられている絶縁膜の研磨技術を用いることができる。

【0019】したがって、通常知られているような金属専用の研磨剤を用いる必要がなく、絶縁膜用の研磨剤で十分である。また、研磨装置は、設置面積が大きく、高額であるため、1つの生産ラインに多種の専用装置を設置することは難しいが、選択成長アルミニウムの研磨の場合には、研磨剤も含めて絶縁膜平坦化用の研磨装置をそのまま兼用することが可能となる。この場合の研磨量も絶縁膜の厚さにして10 nmから50 nm程度と通常の研磨量に対して1/10以下でよく、再現性、均一性などの制御が極めて容易である。

【0020】また、このような製造方法においては、アルミニウム選択成長後に研磨、清浄化を行うので、異なる深さのコンタクト／ピアホールに対しても平坦に埋めることができ、選択成長アルミニウム膜の結晶性に起因する凹凸も確実に防止できる。これによってコンタクト／ピア上に上層のピアホールが重なって位置するような直上ピア構造についても、なんら問題無く実現することができる。また、従来の選択成長の他の問題である選択性劣化についても、絶縁膜上に発生したアルミニウム核をも研磨で除去することができ、問題とならなくなる。

【0021】

【発明の実施の形態】以下、図面を用いて本発明の実施の形態について詳細に説明する。

(実施の形態の1) 図1 (a) ~ (e) は、本発明による平坦化多層配線の一実施の形態による構成を説明する半導体装置の配線形成工程における各工程の断面図を示したものである。まず、図1 (a) に示すように絶縁性基板1上には、アルミニウム合金層2の下部、上部をそれぞれバリアメタル層3、4で挟まれて構成された積層系の下層配線パターン5が形成され、この下層配線パターン5上を覆って開口状に形成されたピアホール6を有する層間絶縁膜7が堆積されている。また、絶縁性基板1上の下層配線パターン5以外の領域は絶縁性材料により覆われている。

【0022】なお、バリアメタル層3、4としては、窒化チタン、タンクステン、チタンタンクステン合金、窒化タンクステンまたは硼化チタンなどの単層金属や合金またはチタンなどの他の金属も含めた積層構造のバリア層などを用いることができる。ここでは、一例として下部バリアメタル層3をチタン／窒化チタン／チタンからなる3層構造を、上部バリアメタル層4として窒化チタン／チタン／窒化チタン／チタンの4層構造をそれぞれ用いた場合について説明する。なお、前述した積層構造において、記号の左側の金属層が上部に位置することを表している。

【0023】これら多層構造のそれぞれの膜厚に関しては、およそ5 nm～数100 nmの範囲で可変である

が、多層配線を微細化する上で膜厚を必要以上厚くすることは障害となり得ることもあることから、通常は50 nm程度以下に設定することが望ましい。ただし、窒化チタンの膜厚については、バリア性を確保する上で最低でも10～20 nm以上が必要である。

【0024】エレクトロマイグレーション耐性を向上させるためには、バリアメタル層上下のアルミニウムまたはアルミニウム合金同士の結晶粒界の連続性を可能な限り遮断するか、または連続している粒界があった場合には、その部分におけるアルミニウム原子の拡散を抑制する必要がある。窒化チタン層を厚くすることによってより大きな前述した遮断性を確保することができるが、逆に厚くし過ぎた場合には、タンクステンビアプラグで知られているようなブロッキング効果が現れてエレクトロマイグレーション耐性が大幅に低下してしまう。なお、ブロッキング効果とは、アルミニウム原子の流れを完全に遮断したときに流れの下流側のビアプラグ界面に空孔が集まり、ボイドが発生して断線に至る現象である。

【0025】窒化チタンの結晶粒界には、数原子層以上の隙間があると言われており、タンクステンのように完全に遮断するほどの強いバリア性はないが、厚くし過ぎた場合には、その危険性が増大する。ただし、粒界間の隙間は、窒化チタンの形成条件に大きく依存するために定量的に規定することは困難である。チタンの膜厚に関しては、アルミニウム合金やシリコンと接する層として用いる場合には、これらとの反応を防ぐために5～20 nm程度とやや薄く設定することが望ましいが、バリアメタル層4に用いられている2つのチタン層のうち上方のチタン層については、30～100 nm程度と厚く設定する必要がある。

【0026】これは、アルミニウムプラグを形成する際のピアホール底部露出表面をチタン層とするためにピアホール開口時の層間絶縁膜のエッチングおよびアルミニウムプラグ形成前のクリーニングにおけるオーバーエッチングのマージンを十分に取ってチタン層で止められるようにするためである。ピアホール底部表面が窒化チタンの場合には、プロセス中に窒化チタン内部に酸素などの汚染が混入し、この酸素がその上に形成されるアルミニウムプラグとの界面でごく薄い絶縁層を形成してピアコンタクト特性が低下する場合がしばしば見られる。このため、ピアホール開口のための層間絶縁膜エッチングは、窒化チタンに対するエッチング選択比の十分に高い条件を用い、上部バリアメタル層4の最上層の窒化チタンがほとんどエッチングされないようにを行い、その後に最上層の窒化チタンをエッチング除去してチタンを露出させる(図1 (b))。

【0027】窒化チタンのエッチングは、ピア開口のエッチングに引き続いて同一のエッチング装置内で行ってもよいが、アルミニウム選択成長のプリクリーニングに含め、窒化チタンのエッチング除去、チタンのクリー-

ング、アルミニウム選択成長をCVD装置内で真空一貫プロセスで行ってもよい。このときのエッチングおよびクリーニングは、塩素や三塩化硼素とアルゴンとの混合ガスおよびアルゴンガス中での反応性イオンエッチングにより実現される。この後にアルミニウム選択成長を行い、ピアホール6をアルミニウムピアプラグ8で埋め込むが、埋め込むピアホールの深さが異なるときでも確実に充填されるように最も深いピアホールでも突出するように堆積することが重要である(図1(c))。アルミニウム選択成長は、既に知られているトリイソブチルアルミニウムやジメチルアルミニウムハイドライドなどのガスを用いた一般的な方法を用いることができる。

【0028】次にピアホール6の開口表面から飛び出したアルミニウムピアプラグ8を研磨により図1(d)に示すように除去、平坦化し、表面が平坦化されたアルミニウムピアプラグ9を形成する。この研磨の条件は、アルミニウム専用の研磨剤を用いてもよいが、一般に用いられている絶縁膜の研磨剤と研磨装置とをそのまま利用することができる。この場合、アルミニウムピアプラグ9以外の絶縁膜7の研磨膜厚が僅かであることから、絶縁膜7の研磨速度を10~50nm/分程度まで落とした方が制御が容易となる。研磨速度を落とす方法としては、半導体基板1に加わる圧力を下げるなどの僅かな工夫があればよい。

【0029】本実施の形態では、約1分間の研磨を行い、この間に30~40nmのシリコン酸化膜からなる層間絶縁膜7が除去され、これによって凸状のアルミニウムピアプラグ8は確実に平坦化された。研磨量をこれより1/3程度にまで減らした場合には、十分に平坦化されないで凸部を残したままのプラグも見られた。一方、研磨量を多くすると、層間絶縁膜7の膜厚が薄くなつて半導体装置としての動作速度を低下させる結果となることから、100~200nm以上の絶縁膜減少がないように研磨条件を定める必要がある。ただし、絶縁膜7に段差が生じている基板では、凸部の絶縁膜の研磨速度が他の部分より大きいために段差が軽減され、ピアプラグと同時に絶縁膜についても平坦化されることになる。これは長所とも言えるが、絶縁膜の膜厚減少量は場所によって異なるので、注意が必要である。

【0030】研磨後の基板表面は、研磨剤や研磨されたシリコン酸化膜などで汚染されており、このままの状態で上層配線の形成を行うと、コンタクトプラグやピアプラグを介した上下配線間の接続歩留まりが低下することになる。そこでアルゴンに塩素を数%混合したガス雰囲気中で反応性イオンエッチングすることにより、アルミニウムピアプラグ9の表面のポストクリーニングを行った。良好な特性を得るためにエッチング量は、シリコン酸化膜相当で10nm程度以上必要であり、望ましくは30~50nmであった。

【0031】代表的なエッチング条件としては、塩素濃

度5%，圧力5mTorr, RFパワー200W, エッチング時間2分としたが、それ以外に塩素濃度1~10%程度、圧力0.5~50mTorr, RFパワー100~500W, エッチング時間30秒から5分程度の範囲で可変しても問題無く処理できる。これらの条件は、アルミニウムピアプラグ9と層間絶縁膜7との間でエッチング速度に大きな差異が生じないように選択される。また、エッチング開始時点では、アルミニウム表面のアルミナ層を除去するためにアルゴンのみのエッチングを行い、一方、終了時にもアフターコロージョンを防止するためにアルゴンのみとした。

【0032】これらのアルゴンエッチングは、いずれも15秒から3分の範囲とし、塩素ガスを用いない点以外は混合ガスによるエッチングとほぼ同様な条件としたが、RFパワーをより高くした方が効率は改善されることになる。塩素ガスの代わりに三塩化硼素を用いても、ほぼ同様の結果を得ることができる。また、アルミニウムピアプラグ8の研磨において、アルミニウム専用の研磨剤を用いた場合には、塩素ガスを用いないで、アルゴンエッチングのみでも良好な特性が得られる場合もある。

【0033】アルミニウムピアプラグ8の平坦化法として研磨を用いない方法もある。アルミニウムピアプラグ8を十分オーバーに堆積した後、全面にレジストなど塗布し、ペークしてアルミニウムピアプラグ8の突出部とレジストとをほぼ等速となるような条件で反応性イオンエッチングする。このときに用いるガスとしては各種あるが、例えば塩素とCHF₃との混合ガスなどが有効であった。レジストのエッチングが終了して下地の層間絶縁膜が現れた時点でエッチングを停止すれば、ピアプラグの突出部もエッチングされて平坦化されることになる。

【0034】最後に図1(e)に示すようにアルミニウムピアプラグ9が形成された層間絶縁膜7上にアルミニウム合金層10の下部、上部をバリアメタル層11, 12で挟まれて構成された積層系の上層配線パターン13を形成する。この配線パターン13の構成は、前述した下層配線パターン5と全く同様でよいが、上層配線パターン13を堆積する直前に真空一貫でアルミニウムピアプラグ9の表面をプリクリーニングすることは言うまでもない。

【0035】これは、前工程におけるポストクリーニングの後に半導体基板1を大気に晒したときにアルミニウムピアプラグ9の表面に瞬時に形成される自然酸化層を除去するために行うものである。エッチング条件は、一般に用いられているアルゴンによる反応性イオンエッチングと同様である。もちろん、アルミニウムピアプラグ9の研磨後、上層配線形成用のスパッタ装置の中で前述したポストクリーニングとその後の上層配線パターン13の堆積とを真空一貫で実行できるような構成であれ

は、プリクリーニングは省略できる。

【0036】多層配線を組み上げる場合には、図1(e)の構造の上にさらに層間絶縁膜を形成して平坦化した後、ピアホール開口からなる図1(a)～(e)の工程を繰り返すことになる。

【0037】以上、説明した実施の形態では、ピアプラグの上下ともバリアメタル層で挟む構造とした場合について説明したが、ピアプラグ上部にのみバリア層を形成する場合には、各配線層の上部バリアメタル層4, 12として例えば膜厚10～50nmの窒化チタンの下層に膜厚5～20nm程度のチタン層を重ねた2層構造の薄いバリアメタル層を用い、また、ピアホール形成の後にピア底部のバリアメタル層を全て除去してからアルミニウム選択成長を行えばよい。この場合には、ピアホール底部にアルミニウム合金表面が露出することから、この状態で水洗を行うと、アルミニウム表面にボイドが形成されてピア抵抗のばらつきや歩留まり低下を来すことになる点に注意が必要である。これを防ぐためにアルミニウム選択成長の前処理として真空一貫プロセスでバリアメタルを除去するプロセスが有利である。

【0038】(実施の形態の2) 図2は、本発明による平坦化多層配線の他の実施の形態による構成を説明する半導体装置の要部断面図である。図2において、シリコン基板21上には、絶縁分離領域22, MOS型トランジスタのソース・ドレイン領域23およびゲート電極24が形成されており、さらにこれらのソース・ドレイン領域23およびゲート電極24の表面には張り付け金属膜25が形成されている。また、張り付け金属膜25の一部からはコンタクトプラグ26を介して上下をバリアメタルで挟まれたアルミニウム合金からなる第1層配線パターン27へ電気的接続がなされている。

【0039】ここで、コンタクトプラグ26の高さは、ゲート電極24上に比べてソース・ドレイン領域23上の方が高く、場所によって大幅に異なっている。また、第1層配線パターン27上には、同様な構造の第2層配線パターン29, 第3層配線パターン31, 第4層配線パターン33が形成され、これらの各配線層はそれぞれ第1ピアプラグ28, 第2ピアプラグ30, 第3ピアプラグ32を介して接続されている。そして、これらの導電部分以外の領域は絶縁性の材料で充填されている。

【0040】また、図2において、コンタクトプラグ26は、本発明によるアルミニウムピアプラグからなり、その上部は平坦化されており、かつ第1層配線パターン27のバリアメタル層で覆われる構造となっている。また、コンタクトプラグ26の下部は、張り付け金属膜25に接しているが、この張り付け金属膜25としては、選択成長タンクステンのようなバリアメタルの他にチタンシリサイドやコバルトリシリサイドのようなバリア性の小さい金属などが用いられる。いずれにおいても、コンタクトプラグ26の上部にバリアメタル層があるために

大電流に対して高い信頼性が得られる。

【0041】また、ピアプラグ28, 30, 32に関しては、前述した実施の形態1で説明したものと同様の上下をバリアメタル層で挟まれたアルミニウムピアプラグを用いている。また、バリアメタル層の材料なども実施の形態1と同様である。

【0042】前述した構造を実現する手段についても実施の形態の1で示したプロセスと殆ど変わらないが、コンタクトプラグ26に関しては、一部異なるプロセスを用いている。コンタクトホールの深さは、前述したようにソース・ドレイン領域23上とゲート電極24上とで大きく異なることから、コンタクトホール開口は2回に分け、リソグラフィおよびエッチングはコンタクトホールの深いものと浅いものとで別々に実施した方が有利である。

【0043】しかし、その後のプリクリーニング、アルミニウム選択成長、プラグ研磨およびポストクリーニングは、一度にまとめて行う。アルミニウム選択成長前のプリクリーニングは、コンタクトホール底部の材料がタンクステンであってもシリサイド材料であっても、ピアプラグと同様のアルゴンガスと塩素系ガスとの混合ガスを用いた反応性イオンエッティングを用いることができる。

【0044】さらに図2における各配線パターンにおけるアルミニウム合金の代わりに銅または銅合金を用いてもよい。ただし、アルミニウムプラグと銅とが直接接すると、相互拡散してしまうので、これらの間に必ずバリアメタル層が必要である。

【0045】
30 【発明の効果】以上、説明したように本発明によれば、アルミニウムプラグまたはアルミニウム合金プラグを用いてコンタクトホールやピアプラグを埋め込む多層配線構成において、プラグ上部および下部の少なくとも一方がバリアメタル層に接し、かつ側壁部にはバリアメタル層を有しないプラグ構造とすることによって将来の微細なホール接続においても十分に小さなプラグ抵抗および極めて高い信頼性を得ることが可能となる。

【0046】また、このような構造を実現する方法としてアルミニウム選択成長後に研磨・清浄化を行うプロセスを用いれば、従来のアルミニウム選択成長のみを用いたコンタクト/ピアホールを埋め込み技術のいくつかの問題点、すなわち深さの異なるホール埋め込みや選択性劣化などを一挙に解決することができる。これによってコンタクト/ピア上に上層のピアホールが重なって位置するような直上ピア構造についても、何等問題なく実現することができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態を説明する要部断面図である。

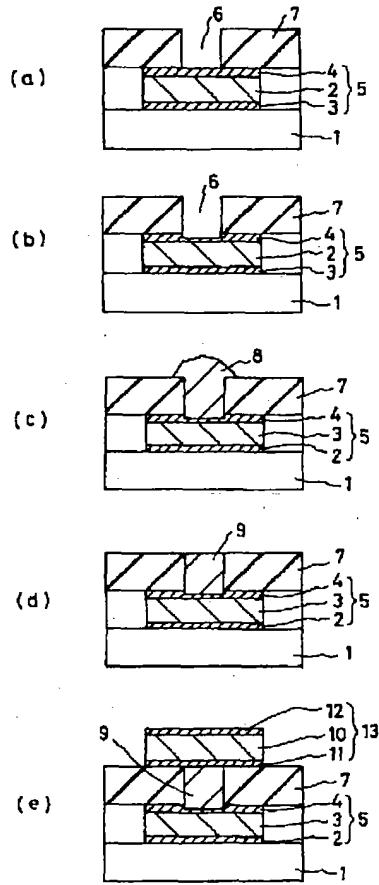
【図2】 本発明の第2の実施の形態を説明する要部断

面図である。

【符号の説明】

1…絶縁性基板、2…アルミニウム合金層、3…下部バリアメタル層、4…上部バリアメタル層、5…下層配線パターン、6…ピアホール、7…層間絶縁膜、8…アルミニウムピアプラグ、9…研磨されたアルミニウムピアプラグ、10…アルミニウム合金層、11…下部バリアメタル層、12…上部バリアメタル層、13…上層配線

【図1】



パターン、21…シリコン基板、22…絶縁分離領域、23…ソース・ドレイン領域、24…ゲート電極、25…張り付け金属膜、26…コントクトプラグ、27…第1層配線パターン、28…第1ビアプラグ、29…第2層配線パターン、30…第2ビアプラグ、31…第3層配線パターン、32…第3ビアプラグ、33…第4層配線パターン。

【図2】

